

KOREAN PATENT ABSTRACTS

(11)Publication number: **100348288**
(43)Date of publication of application: **29.07.2002**

.....
(21)Application number: **1020000046621** (71)Applicant: **LG.PHILIPS LCD CO., LTD.**
(22)Date of filing: **11.08.2000** (72)Inventor: **LEE, YUN BOK**
SONG, IN DEOK

(51)Int. Cl **G02F 1/136**
.....

(54) IN PLANE SWITCHING MODE LCD

(57) Abstract:

PURPOSE: An IPS-LCD(In Plane Switching mode Liquid Crystal Display) is provided to improve the aperture ratio and process margin, and to minimize the disclination caused by a strong electric field distortion. CONSTITUTION: An IPS-LCD consists of gate lines(21,21a) formed in one direction on a substrate; data lines(22,22a) formed in zigzag type in the crossing direction with the gate lines; plural pixel electrodes(23) having zigzag type, formed parallel with the data lines in a pixel area defined by the gate lines and the data lines; plural common electrodes(24) having zigzag type formed on a side of each pixel electrode in the pixel area; and a common line(25) formed in the same direction as the gate lines to pass through the data lines bent in zigzag type, and each bent part of the pixel electrodes and the common electrodes. The common line is made of transparent conductive material. Thereby, the aperture ratio is not lowered even if the common line is formed at the pixel area. In addition, the margin in process is obtained as the gate lines are formed at the different surface from the common line.

copyright KIPO 2002

Legal Status

Date of request for an examination (20000811)
Notification date of refusal decision ()
Final disposal of an application (registration)
Date of final disposal of an application (20020530)
Patent registration number (1003482880000)
Date of registration (20020729)
Number of opposition against the grant of a patent ()
Date of opposition against the grant of a patent ()
Number of trial against decision to refuse ()
Date of requesting trial against decision to refuse ()

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁷
G02F 1/136

(45) 공고일자 2002년08월09일

(11) 등록번호 10-0348288

(24) 등록일자 2002년 07월 29일

(21) 출원번호 10-2000-0046621

(66) 공개번호 특2002-0013158

(22) 출원일자 2000년09월11일

(43) 공개일자 2002년 02월 20일

(73) 특허권자 엘지, 플랜스 엘시티 주식회사

(72) 발명자

서울 영등포구 여의도동 20번지

이윤복

서울특별시 마포구 대흥동 42-6

송인택

경상북도 구미시 고아읍 원호리 449번지 대우아파트 106-13 05호

(74) 데리인

김용인, 심황철

222

(54) 형전계탐식 액점표시장치

본 발명은 계수를 및 공칭 마진을 향상시키고, 전경을 최소화하는데 적당한 원격계방식 및정보시장치를 제공하기 위한 것으로, 본 발명의 원격계방식 및정보시장치는 기판상에 형성된 게이트 배선과, 상기 게이트 배선과 교차하며 복수개의 접인 부분을 갖는 제1제2형상의 데이터 배선과, 상기 데이터 배선과 게이트 배선에 의해 정의되는 화소영역내에 복수개의 접인 부분을 갖고 제1제2형상으로 형성된 복수개의 화소 전극과, 상기 각 화소 전극들의 일측에 형성되며 복수개의 접인 부분을 갖고 제1제2형상으로 형성된 공통 전극들과, 상기 데이터 배선, 화소 전극 및 공통 전극들의 각 접인 부분을 지나도록 상기 게이트 배선과 평행하게 형성된 공통 배선을 포함하여 구성된다.

422

39

404

북북 동동, 정정

100

559 560 561

도 1은 종래 회전계 방식 액정표시장치에 따른 단위 화소의 평면도

도 2는 본 발명 제 1 실시예에 따른 회전계방향 액정표시장치의 단위 화소의 평면도

도 3a는 도 2의 A-A'선에 따른 단면도

도 36는 도 2의 B-B'선에 따른 단면도

도 4는 본 발명 제 2 실시예에 따른 횡전계방식 액정표시장치의 단위 화소의 평면도

또 5는 본 발명 제 3 실시예에 따른 횡전계방식 액정표시장치의 단위 화소의 평면도

도 6은 본 발명 제 3 실시예에 따른 화소 전극의 확대도

도 7b는 도 5의 A-A'선에 따른 단면도

도 7b는 도 5의 B-B'선에 따른 단면도

도 7c는 도 5의 C-C'선에 따른 단면도

도면의 주요부분에 대한 부호의 설명

21,21a : 제이트 박서

22, 22a : 타이타 백선

23 : 44 25

24 : 공통 진독

25 : 舊曆 卯年

30 : 제1회 정연학

31 : 吳彦欽

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로 특히, 시야각 및 색특성과 함께 개구율을 향상시킬 수 있는 횡전계방식 액정표시장치에 관한 것이다.

최근, 노트북 컴퓨터나 모니터에 많이 사용되는 박막트랜지스터 액정표시장치(Thin Film Transistor-Liquid Crystal Display)(이하, "TFT-LCD"라 약칭함)에서 대면적화가 강력하게 요구되고 있지만, 상기 TFT-LCD는 시야각에 따라 콘트라스트 비(Contrast Ratio)가 변하는 문제가 있다. 이러한 문제를 해결하기 위하여 광보상관이 강화된 트위스트 네마틱(Twisted Nematic) 액정표시장치, 멀티 도메인(Multi domain) 액정표시장치 등과 같은 여러 가지 액정표시장치가 제안되고 있지만, 이러한 액정표시장치 또한 콘트라스트 비 저하 및 색상이 변하는 문제를 해결하기 힘든 실정에 있다.

이러한 환경에서 광시야각을 실현하기 위한 방안으로 횡전계방식(In Plane Switching Mode) 액정표시장치가 제안된 바 있다.

이하, 첨부된 도면을 참조하여 종래 기술에 따른 횡전계방식 액정표시장치를 설명하기로 한다.

도 1은 종래 횡전계방식 액정표시장치의 평면도로서, 단위화소만을 도시한 것이다.

도 1에 도시된 바와 같이, 기판상에 교차 배치되어 화소 영역을 정의하는 게이트 배선(11, 11a) 및 데이터 배선(12, 12a)과, 상기 게이트 배선과 동일 평면상에서 동일 물질로 형성되며 상기 화소영역내에서 지그재그(Zigzag)형태로 형성된 복수개의 공통 전극(14)들과, 상기 공통 전극(14)들을 하나로 연결하며 상기 게이트 배선(11, 11a)과 동일 평면상에서 게이트 배선과 평행하게 형성되는 공통 배선(15)과, 상기 데이터 배선(12, 12a)과 동일 평면상에서 상기 공통 전극(14)들과 대략적으로 평행한 지그재그 형태의 화소 전극(13)과, 상기 게이트 배선과 데이터 배선의 교차부위에 형성된 박막트랜지스터(19)로 구성된다.

여기서, 상기 공통 배선(15)과 게이트 배선(11, 11a), 그리고 공통 전극(14)은 동일 평면상에서 동일 공정으로 형성되는 것으로, 알루미늄(Al), 몰리브덴(Mo), 탄탈륨(Ta) 및 알루미늄 합금 등과 같은 금속을 스퍼터링(Sputtering)법으로 증착한 후, 포토 에칭 공정으로 형성된다.

박막트랜지스터(19)는 기판상에 형성되어 게이트 배선(11)으로부터 연장되는 게이트 전극과, 상기 데이터 배선(12)에서 연장되는 소스 전극 및 화소 전극(13)과 연결되는 드레인 전극으로 구성된다.

이와 같은 종래 횡전계방식 액정표시장치는 액정 인가 전압의 유지 특성을 향상시키고, 개조(Gray level) 표시의 안정을 꾀하며, 플리커(Flicker) 및 잔상을 감소시킬 목적으로 축적 용량(Storage Capacitor)을 이용한다. 이러한 축적 용량은 (n-1)번째 게이트 배선의 일부를 n번째 화소의 축적 용량으로 사용하는 스토리지 온 게이트(Storage On Gate: SOG) 방식과, 축적 용량용 전극을 별도로 형성하여 공통 전극과 연결하여 사용하는 스토리지 온 커먼(Storage On Common: SOC)방식으로 구별된다.

참고적으로, 종래 횡전계방식 액정표시장치는 게이트 배선을 축적 용량 전극으로 사용하지 않고, 별도의 전극을 형성하는 SOC방식이다.

즉, 공통 전극(14)과 연결되는 공통 배선(15)을 별도의 축적 용량용 전극으로 구성하고, 상기 공통 배선(15)과 화소 전극(13)을 각각 다른 층에서 오버랩(Overlap)시켜 축적 용량을 구성한 것이다.

발명이 이루고자하는 기술적 과제

그러나 상기와 같은 종래 횡전계방식 액정표시장치는 다음과 같은 문제점이 있었다.

첫째, 공통 배선 및 화소 전극의 구조가 지그재그로 꺾이는 형상을 가지므로 상기 꺾이는 부분에서 강한 전계 왜곡으로 인한 액정 분자가 불규칙적으로 배열되어 전경(Discination)을 유발한다.

둘째, 공통 배선이 게이트 배선과 동일한 금속으로 사용됨에도 불구하고, SOC방식을 적용함에 따라 화소 영역내에 공통 배선이 차지하는 면적만큼의 개구율이 감소하게 된다.

셋째, 게이트 배선과 공통 배선은 동일 평면상에 존재하기 때문에 상기 게이트 배선 및 그와 연결하여 공통 배선을 형성할 경우, 두 배선이 전기적으로 단락(Short)되는 강도폭 신중하게 공정을 진행하여야 하므로 공정 진행상의 마진을 확보할 수 없다.

본 발명은 상기한 종래 기술의 문제점을 해결하기 위해 안출한 것으로, 개구율 및 공정 마진을 향상시키고, 전계를 최소화하는데 적당한 횡전계방식 액정표시장치를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 횡전계방식 액정표시장치는 기판상에 형성된 게이트 배선과, 상기 게이트 배선과 교차하며 복수개 꺾인 부분을 갖는 지그재그 형상의 데이터 배선과, 상기 데이터 배선과 게이트 배선에 의해 정의되는 화소영역내에 복수개의 꺾인 부분을 갖고 지그재그 형상으로 형성된 복수개의 화소 전극과, 상기 각 화소 전극들의 일측에 형성되며 복수개의 꺾인 부분을 갖고 지그재그 형상으로 형성된 공통 전극들과, 상기 데이터 배선, 화소 전극 및 공통 전극들의 각 꺾인 부분을 지나도록 상기 게이트 배선과 평행하게 형성된 공통 배선을 포함하여 구성된다.

본 발명의 다른 실시예에 따른 횡전계방식 액정표시장치는 기판상에 형성된 게이트 배선과, 상기 게이트 배선과 교차하며 복수개 꺾인 부분을 갖는 지그재그 형상의 데이터 배선과, 상기 데이터 배선과 게이트

배선에 의해 정의되는 화소영역내에 복수개의 꺾인 부분을 갖고 복수개 형성되며 일정한 전극들의 꺾인 부분에서 서로 연결되는 화소 전극들과, 상기 각 화소 전극들의 일측에 형성되며 복수개의 꺾인 부분을 갖는 지그재그 형태의 공통 전극들과, 상기 데이터 배선, 화소 전극 및 공통 전극들의 각 꺾인 부분을 지나며 상기 게이트 배선과 평행한 공통 배선을 포함하여 구성된다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 평전계방식 액정표시장치를 설명하기로 한다.

제 1 실시예

도 2는 본 발명의 제 1 실시예에 따른 평전계방식 액정표시장치의 평면도로서, 단위화소만을 도시한 것이고, 도 3a는 도 2의 A-A'선에 따른 단면도이고 도 3b는 도 2의 B-B'선에 따른 단면도이다.

도 2 및 도 3a 내지 도 3b에 도시한 바와 같이, 본 발명 제 1 실시예에 따른 평전계방식 액정표시장치는 기판상에 일방향으로 형성된 게이트 배선(21, 21a)과, 상기 게이트 배선(21, 21a)과 교차하는 방향으로 형성되는 지그재그 형태의 데이터 배선(22, 22a)과, 상기 게이트 배선(21, 21a)과 데이터 배선(22, 22a)에 의해 정의되는 화소영역내에서 상기 데이터 배선(22, 22a)과 대략적으로 평행하게 형성되며 지그재그 형태를 갖는 복수의 화소 전극(23)들과, 상기 화소영역내에서 상기 각 화소 전극(23)의 일측에 형성되며 지그재그 형태를 갖는 복수의 공통 전극(24)들과, 상기 지그재그 형태로 꺾이는 데이터 배선(22, 22a), 화소 전극(23) 및 공통 전극들(24) 각각의 꺾이는 부분을 지나도록 상기 게이트 배선(21, 21a)과 동일 방향으로 형성된 공통 배선(25)을 포함하여 구성된다.

여기서, 상기 공통 배선(25)은 꺾이는 부분이 없이 직선형의 스트라이프(Stripe) 타입으로 형성하여 상기 복수개의 공통 전극(24)들과 일체형으로 형성하고, 상기 화소 전극(23)의 일부는 이웃하는 게이트 배선(21a)과 오버랩되도록 형성한다.

한편, 도면에는 공통 배선(25)이 단위 화소내에 하나만 존재하나, 도면에 한정하지 않고, 상기 데이터 배선, 공통 전극 및 화소 전극이 각각 꺾이는 부분마다 스트라이프 타입의 공통 배선을 형성할 수도 있다.

상기 게이트 배선(21, 21a)은 알루미늄(Al), 탄탈륨(Ta), 몰리브덴(Mo), 알루미늄 합금 등과 같은 금속으로 형성하나, 상기 공통 배선(25) 및 공통 전극(24)들은 투명한 도전성 물질, 예컨대 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등으로 형성하며, 상기 화소 전극(23) 또한 공통 배선 및 공통 전극(24)과 동일한 물질로 형성한다.

상기 게이트 배선(21, 22a)과 데이터 배선(22, 22a) 및 화소 전극(23)과 공통 배선(25) 및 공통 전극(24)과의 사이에는 보호막(31)이 형성되어 있다. 이때, 상기 게이트 절연막(30)은 게이트 배선(21, 21a)과의 밀착성이 좋고 절연 내압 특성이 좋은 실리콘질화물(SiN_x) 또는 실리콘산화물(SiO_x) 등의 무기물로 형성하며, 상기 보호막(31)은 BCB(Benzocyclobutene)와 같은 유기물로 형성한다.

이와 같은 본 발명 제 1 실시예에 따른 평전계방식 액정표시장치는 지그재그 형태로 꺾이는 부분에서 발생하는 전경(Discination)을 방지하기 위해 꺾이는 부분을 지나도록 투명한 도전성 물질로 공통 배선(25)을 형성하였다. 이때, 도 3a의 점선으로 나타낸 바와 같이, 공통 배선(25)과 화소 전극(23)간의 오버랩 부분에서 축적 용량이 형성된다.

한편, 본 발명 제 1 실시예에 따르면, 공통 배선(25)이 투명한 도전성 물질로 형성되기 때문에, 상기 공통 배선(25)이 화소 영역에 형성된다고 하더라도 개구율이 떨어지지 않는다. 또한, 게이트 배선과 공통 배선이 서로 다른 평면상에서 형성되므로 동일 평면상에 형성할 때에 비해 공정 진행상의 마진을 확보할 수 있다.

제 2 실시예

본 발명 제 2 실시예는 전술한 제 1 실시예에 비해 단위 화소내에서 데이터 배선, 공통 전극 및 화소 전극의 꺾이는 부분을 최소화하였다.

즉, 도 4는 본 발명 제 2 실시예에 따른 평전계방식 액정표시장치의 평면도로서, 단위화소만을 도시한 것인데, 도면에서 알 수 있듯이 상기 꺾이는 부분을 적게한 것 이외에는 본 발명 제 1 실시예와 동일하므로 이하에서 상세한 설명은 생략한다. 단지, 본 발명 제 1 실시예는 단위 픽셀 사이즈가 큰 모드(mode)에 유리하며, 본 발명 제 2 실시예의 경우, 단위 픽셀 사이즈가 작은 모드(mode)에서 유리하다. 즉, 가장 노멀(Normal)한 픽셀의 형태는 사각형 형상이라고 할 경우, 단위 픽셀 사이즈가 큰 모드에서 지그재그로 꺾이는 부분을 최소화할 경우, 픽셀의 형태가 사각형 형상에서 약간 변형된 형상을 갖는다. 하지만, 본 발명 제 1 실시예에서와 같이, 지그재그로 꺾이는 부분을 많게 할 경우, 사각형 형상에서 거의 변형되지 않는 픽셀의 형태를 얻을 수 있다.

반면에, 단위 픽셀 사이즈가 작은 경우, 지그재그 형태로 꺾이는 부분을 많게 할 경우, 공정 진행상의 마진을 확보할 수 없다. 따라서 도 4에서와 같이, 지그재그 형태로 꺾이는 부분을 최소화하더라도 사람의 눈으로는 픽셀의 형태를 인식할 수 없기 때문에, 픽셀 사이즈가 작은 모드에서는 본 발명 제 2 실시예와 같은 구조를 적용할 경우 꺾이는 부분에서의 전경을 최소화하여 개구율 향상과 더불어 공정상의 마진을 확보할 수가 있다.

제 3 실시예

본 발명 제 3 실시예는 축적 용량을 증가시키기 위한 구조이다.

즉, 본 발명 제 1 실시예 및 제 2 실시예는 축적 용량이 형성되는 화소 전극과 공통 배선간의 오버랩 면적이 한정되어 있으나, 본 발명 제 3 실시예에서는 화소 전극을 공통 배선이 형성된 방향으로 연장되도록 형성함으로써, 화소 전극과 공통 배선간의 오버랩 면적을 증가시켜 축적 용량을 확대화하였다.

도 5는 본 발명 제 3 실시예에 따른 평전계방식 액정표시장치의 평면도로서, 단위 화소만을 도시한 것

다. 그리고 도 6은 본 발명 제 3 실시예에 따른 단위 화소영역내 화소 전극의 패턴 형태를 도시한 것이고, 도 7a는 도 5의 A-A'선에 따른 단면을, 도 7b는 도 5의 B-B'선에 따른 단면을, 도 7c는 도 5의 C-C'선에 따른 단면을 각각 도시한 것이다.

도 5에 도시한 바와 같이, 기판상에 일방향으로 형성된 게이트 배선(21, 21a)과, 상기 게이트 배선(21, 21a)과 교차하는 방향으로 형성되며 복수개의 꺾인 부분을 갖는 지그재그 형태의 데이터 배선(22, 22a)과, 상기 각 게이트 배선(21, 21a)과 데이터 배선(22, 22a)에 의해 정의되는 화소영역내에서 상기 데이터 배선(22, 22a)과 대략적으로 평행하며, 복수개의 꺾인 부분을 갖고 지그재그 형태로 형성되고 상기 꺾인 부분에서 인접한 화소 전극의 꺾인 부분과 연결되는 복수개의 화소 전극(23)들과, 상기 각 화소 전극(23)들의 일측에서 복수개의 꺾인 부분을 갖고 지그재그 형태로 형성된 복수개의 공통 전극(24)들과, 상기 데이터 배선(22, 22a), 화소 전극(23) 및 공통 전극(24)의 각각 꺾인 부분을 지나도록 상기 게이트 배선(21, 21a)과 평행하게 스트라이프(Stripe) 형태로 형성된 복수개의 공통 배선(25)들을 포함하여 구성된다.

여기서, 상기 공통 전극(24) 및 공통 배선(25)과 상기 화소 전극(23)은 투명한 도전성 물질 즉, ITO 또는 IZO로 형성된다.

상기 화소 전극(23)은 도 6에 도시한 바와 같이, 서로 평행하며 복수개의 꺾인 부분을 갖는 제 1 전극(23a)들과, 인접한 제 1 전극(23a)들의 꺾인 부분을 서로 연결하는 제 2 전극(23b)들로 구성된다. 즉, 꺾인 부분에서 인접한 화소 전극의 꺾인 부분과 연결되며, 상기 꺾인 부분을 지나도록 그 상부에 공통 배선(25)이 형성되기 때문에 상기 공통 배선과 오버랩되는 면적에 있어서는 본 발명 제 1, 제 2 실시예에 비해 적어도 정전 부분만큼 면적 증가를 유도하여 그 만큼 축적 용량을 증가시킨다. 더욱이 공통 배선(25)이 복수개 형성되므로 그 하부에서 오버랩되는 화소 전극(23)을 고려할 경우, 축적 용량은 더욱 증가된다.

한편, 도 7a는 도 5의 A-A'선에 따른 단면으로서, 도 3과 비교할 때, 공통 배선(25)과 화소 전극(23)간의 오버랩 면적이 현저하게 증가한 것을 알 수 있으며, 더욱이, 도 7c에 도시한 바와 같이, 공통 배선(25)이 복수개 형성되기 때문에 각각의 공통 배선(25)과 화소 전극(23)간의 오버랩되는 개소(個所)가 증가하여 축적 용량의 증가를 유도한다.

상기 화소 전극(23) 및 데이터 배선(22, 22a)은 게이트 절연막(30)의 상부에 형성되어 게이트 배선(21, 21a)과는 절연되며, 상기 화소 전극(23)을 포함한 전면에 보호막(31)이 형성된다. 그리고 공통 배선(25) 및 공통 전극(24)은 보호막(31)에 의해 화소 전극(23)과 절연된다.

박막트랜지스터(TFT)는 데이터 배선(22, 22a)으로부터 연장된 소오스 전극과, 상기 화소 전극(23)과 연결된 드레인 전극, 그리고 게이트 배선(21, 21a)으로부터 연장된 게이트 전극으로 구성되어 게이트 배선(21, 21a)과 데이터 배선(22, 22a)의 교차점에 형성된다.

발명의 효과

이상에서 상술한 바와 같이, 본 발명의 평전계방식 액정표시장치는 다음과 같은 효과가 있다.

첫째, 상기 화소 전극과 공통 배선 및 공통 전극을 투명전극으로 형성하기 때문에 개구율을 향상시킨다.

둘째, 축적 용량을 전극을 별도로 형성하지 않고, 전경 방지를 위한 공통 배선을 축적 용량 전극으로 사용하여 별도의 축적 용량을 전극을 형성하는 것에 비해 공정을 단순화할 수 있다.

셋째, 게이트 배선과 공통 배선을 서로 다른 평면상에 형성하므로 공정 진행에 따른 파손을 확보할 수 있다.

넷째, 단위 화소내에 복수개의 축적 용량을 형성하므로 대면적에서 우려되는 게이트 신호의 딜레이(delay) 문제를 해결할 수 있다.

다섯째, 데이터 배선을 지그재그로 형성함으로써 시야각을 개선시키고, 색특성을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1

기판상에 형성된 게이트 배선;

상기 게이트 배선과 교차하며 복수개의 꺾인 부분을 갖는 지그재그 형상의 데이터 배선;

상기 데이터 배선과 게이트 배선에 의해 정의되는 화소영역내에 복수개의 꺾인 부분을 갖고 지그재그 형상으로 형성된 복수개의 화소 전극;

상기 각 화소 전극들의 일측에 형성되며 복수개의 꺾인 부분을 갖고 지그재그 형상으로 형성된 공통 전극들;

상기 데이터 배선, 화소 전극 및 공통 전극들의 각 꺾인 부분을 지나도록 상기 게이트 배선과 평행하게 형성된 공통 배선을 포함하여 구성됨을 특징으로 하는 평전계방식 액정표시장치.

청구항 2

제 1 항에 있어서, 상기 공통 배선 및 공통 전극은 투명 도전막인 것을 특징으로 하는 평전계방식 액정표시장치.

청구항 3

제 1 항에 있어서, 상기 화소 전극은 투명 도전막인 것을 특징으로 하는 횡전제방식 액정표시장치.

청구항 4

제 1 항에 있어서, 상기 공통 배선은 단위 화소영역내에서 적어도 한 개 이상 형성된 것을 특징으로 하는 횡전제방식 액정표시장치.

청구항 5

제 1 항에 있어서, 상기 데이터 배선, 화소 전극 및 공통 전극의 적인 부분은 적어도 한 개 이상인 것을 특징으로 하는 횡전제방식 액정표시장치.

청구항 6

제 1 항에 있어서, 상기 공통 배선과 상기 공통 전극은 일체형으로 구성되며, 상기 게이트 배선과의 사이에 게이트 절연막을 개재하여 형성된 것을 특징으로 하는 횡전제방식 액정표시장치.

청구항 7

제 1 항에 있어서, 상기 화소영역내에 형성된 복수개의 화소 전극은 상기 이웃하는 게이트 배선의 상부에서 서로 연결된 것을 특징으로 하는 횡전제방식 액정표시장치.

청구항 8

기판상에 형성된 게이트 배선:

상기 게이트 배선과 교차하며 복수개 적인 부분을 갖는 지그재그 형상의 데이터 배선;

상기 데이터 배선과 게이트 배선에 의해 정의되는 화소영역내에 복수개의 적인 부분을 갖고 복수개 형성되며 인접한 전극들의 적인 부분에서 서로 연결되는 화소 전극들;

상기 각 화소 전극들의 일측에 형성되며 복수개의 적인 부분을 갖는 지그재그 형상의 공통 전극들;

상기 데이터 배선, 화소 전극 및 공통 전극들의 각 적인 부분을 지나며 상기 게이트 배선과 평행한 공통 배선들을 포함하여 구성되는 것을 특징으로 하는 횡전제방식 액정표시장치.

청구항 9

제 8 항에 있어서, 상기 복수개의 화소 전극들은 상기 게이트 배선 위에서 서로 연결되는 것을 특징으로 하는 횡전제방식 액정표시장치.

청구항 10

제 8 항에 있어서, 상기 공통 배선, 공통 전극 및 화소 전극은 투명 도전막인 것을 특징으로 하는 횡전제방식 액정표시장치.

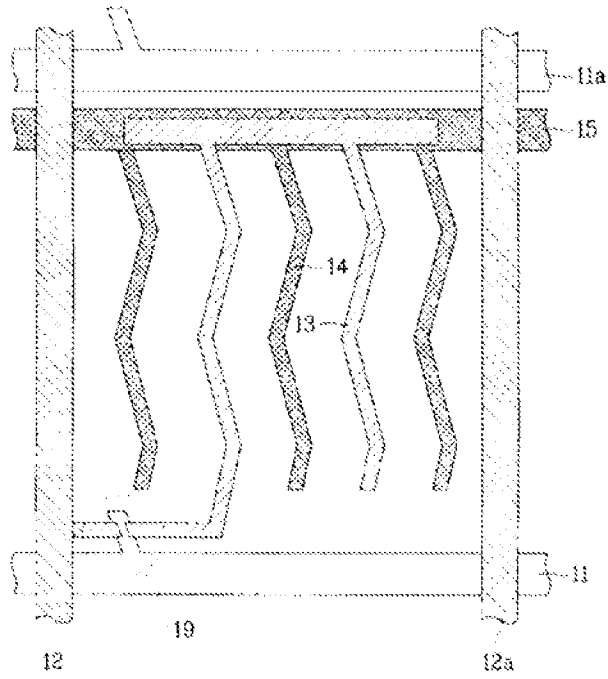
청구항 11

제 8 항에 있어서, 상기 화소 전극은 서로 평행하며 복수개의 적인 부분을 갖는 제 1 전극들과,

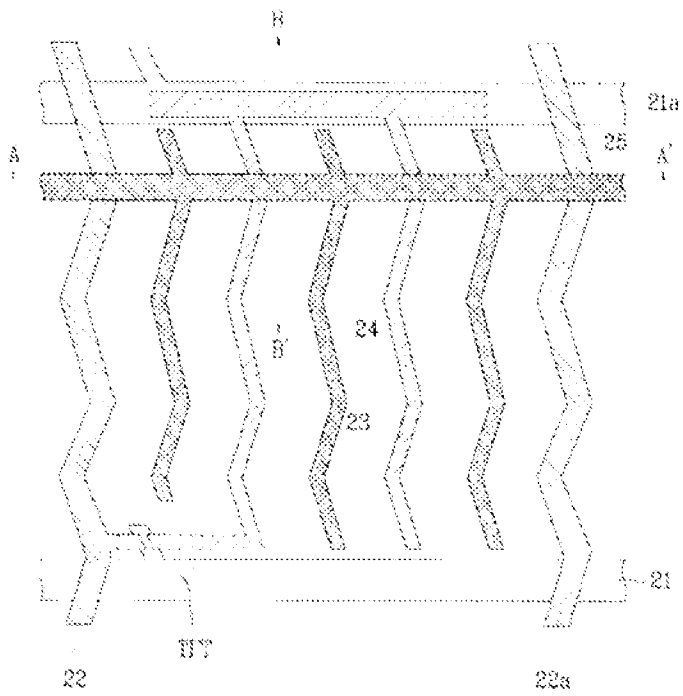
인접한 제 1 전극들의 적인 부분을 서로 연결하는 제 2 전극들로 구성되는 것을 특징으로 하는 횡전제방식 액정표시장치.

도면

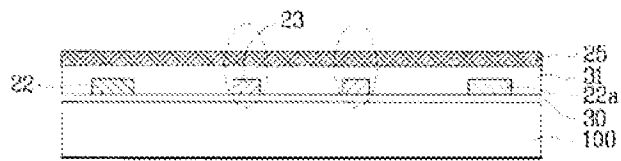
도면1



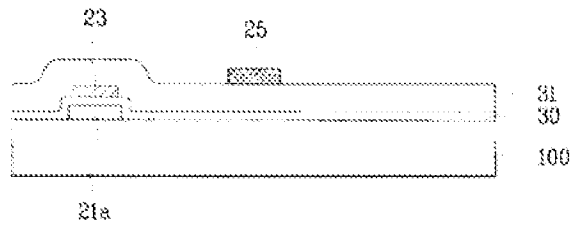
도면2



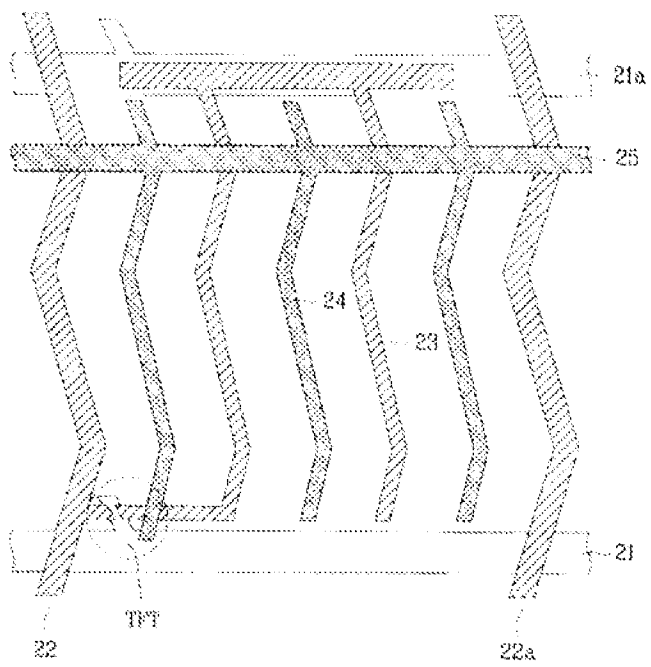
280



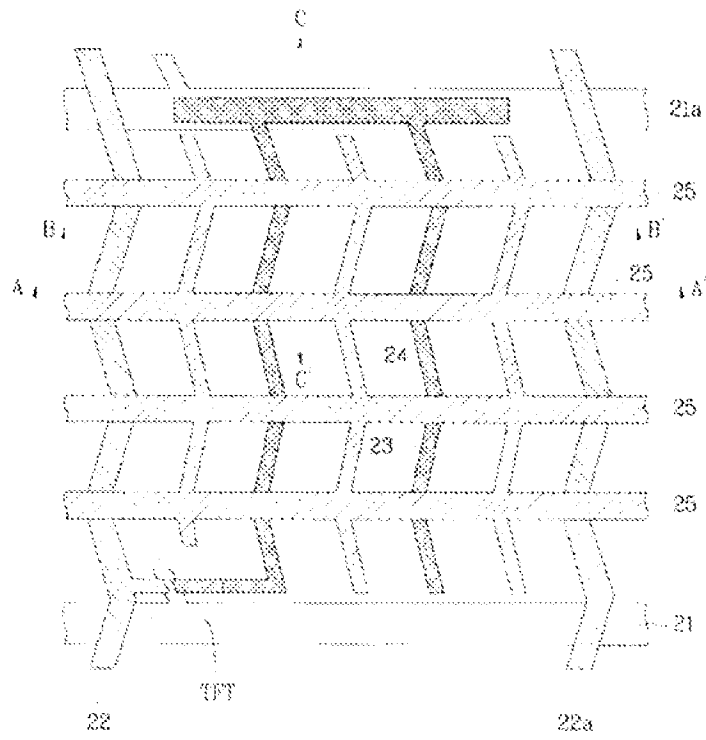
5930



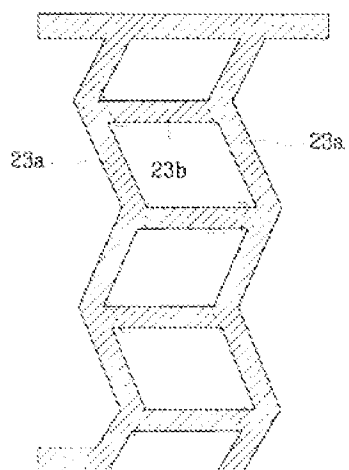
556



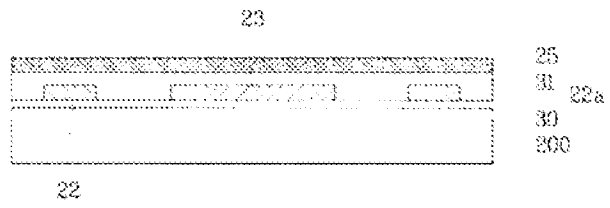
355



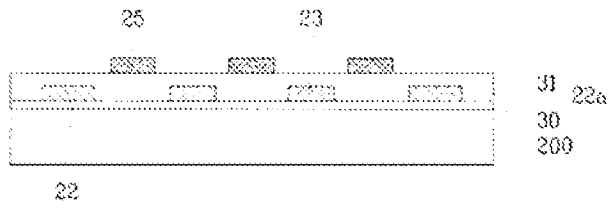
558



도면 7a



도면 7b



도면 7c

